

METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

Patent number: JP2004158627
Publication date: 2004-06-03
Inventor: MAEKAWA SHIGETO; IPPOSHI TAKASHI; OTA KAZUNOBU; INOUE YASUAKI; OBARA MASANOBU; EURA TAKASHI; TSUBOUCHI NATSUO
Applicant: RENESAS TECH CORP; ION ENGINEERING RES INST CORP; TSUBOUCHI NATSUO
Classification:
- international: **H01L21/265; H01L21/268; H01L21/336; H01L21/02;**
(IPC1-7): H01L21/265; H01L21/20; H01L21/28;
H01L21/336; H01L29/78
- european: H01L21/265A2B; H01L21/268; H01L21/285B4A
Application number: JP20020322486 20021106
Priority number(s): JP20020322486 20021106

Also published as:

US6869865 (B2)
US2004087118 (A1)

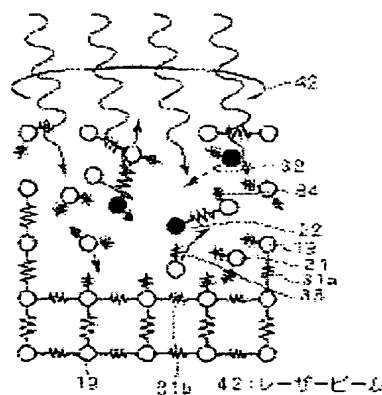
Report a data error here

Abstract of JP2004158627

PROBLEM TO BE SOLVED: To activate impurities without accompanying the occurrence of a lattice defect and a change of a shape by using phonon absorption.

SOLUTION: When silicon is irradiated with a laser beam 42 having a wavelength of 16 to 17 μm , multiplex phonon lattice absorption is caused. Since solid phase epitaxy in an irradiation part is completed before energy supplied by the laser beam 42 is diffused to a periphery, crystallization occurs only in a local part with which the laser beam 42 is irradiated, and the crystallization does not occur in a part with which the beam is not irradiated. Thus, excessive heat absorption is not caused, and the phase transformation of local melting/solidification does not occur.

COPYRIGHT: (C)2004,JPO



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

(51) Int. Cl. ⁷

F I

テーマコード(参考)

H 0 1 L 21/265

H 0 1 L 21/265 6 0 2 C

4 M 1 0 4

H 0 1 L 21/20

H 0 1 L 21/265 6 0 2 B

5 F 0 5 2

H 0 1 L 21/28

H 0 1 L 21/20

5 F 1 4 0

H 0 1 L 21/336

H 0 1 L 21/28 3 0 1 S

H 0 1 L 29/78

H 0 1 L 29/78 3 0 1 S

審査請求 未請求 請求項の数21 O L (全21頁) 最終頁に続く

(21) 出願番号 特願2002-322486 (P2002-322486)

(22) 出願日 平成14年11月6日 (2002.11.6)

(71) 出願人 503121103

株式会社ルネサステクノロジ

東京都千代田区丸の内二丁目4番1号

(71) 出願人 592054683

株式会社イオン工学研究所

大阪府枚方市津田山手2丁目8番1号

(71) 出願人 502402607

坪内 夏朗

兵庫県川西市清和台西2丁目2-45

(74) 上記2名の代理人 100089233

弁理士 吉田 茂明

(74) 代理人 100088672

弁理士 吉竹 英俊

(74) 代理人 100088845

弁理士 有田 貴弘

最終頁に続く

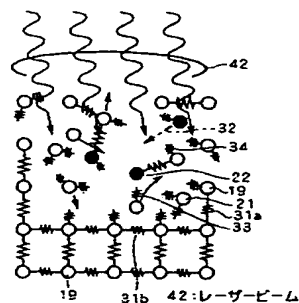
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 フォノン吸収を利用し、格子欠陥の発生や形状の変化を伴わずに不純物の活性化を行う。

【解決手段】 シリコンに対して16～17 μm の波長を有するレーザービーム42を照射すると、多重フォノン格子吸収が生じる。レーザービーム42により供給されたエネルギーが周辺に拡散する前に、その照射部での固相エピタキシーが完了するため、結晶化はレーザービーム42が照射されている局部のみで生じ、照射されていない部分では生じない。余分な吸熱が生じない。また局所的な溶融・凝固といった相変態を伴わない。

【選択図】 図24



【特許請求の範囲】

【請求項1】

(a) 半導体に第1導電型を与える第1不純物を前記半導体に導入して第1不純物層を得る工程と、

(b) 前記第1不純物層下の前記半導体に対してコヒーレント光を照射する工程とを備え、

前記コヒーレント光は前記半導体に多重フォノン格子吸収を生じさせる波長を有する、半導体装置の製造方法。

【請求項2】

前記半導体は赤外不活性であり、前記コヒーレント光は赤外光である、請求項1記載の半導体装置の製造方法。 10

【請求項3】

前記半導体の結晶は無極性である、請求項2記載の半導体装置の製造方法。

【請求項4】

前記半導体の前記結晶は共有結合を呈する、請求項3記載の半導体装置の製造方法。

【請求項5】

前記半導体の前記結晶はダイヤモンド型構造を呈する、請求項4記載の半導体装置の製造方法。

【請求項6】

前記多重フォノン格子吸収は、光学フォノンと音響フォノンの2フォノン吸収である、請求項1乃至請求項5のいずれか一つに記載の半導体装置の製造方法。 20

【請求項7】

前記2フォノン吸収に寄与する前記光学フォノン及び前記音響フォノンのいずれもが横波振動モードを呈する、請求項6記載の半導体装置の製造方法。

【請求項8】

前記半導体はシリコンであり、前記コヒーレント光の波長は16～17 μm である、請求項7記載の半導体装置の製造方法。

【請求項9】

前記コヒーレント光は数フェムト秒から数ナノ秒のパルスレーザ光である、請求項8記載の半導体装置の製造方法。 30

【請求項10】

前記工程(a)において、

前記半導体に前記第1導電型とは異なる第2導電型を与える第2不純物が前記半導体に導入されて得られた第2不純物層に対して、前記第1不純物が導入される、請求項1乃至請求項9のいずれか一つに記載の半導体装置の製造方法。

【請求項11】

(a) 第1導電型のシリコン層の表面へ、前記第1導電型とは反対の第2導電型を与える不純物を前記シリコン層に導入して不純物層を形成する工程と、

(b) 前記シリコン層に対して波長16～17 μm の第1レーザ光を照射する工程とを備える、半導体装置の製造方法。 40

【請求項12】

前記工程(a)は、

(a-1) 前記不純物を第1の深さで前記シリコン層に導入する工程と、

(a-2) 前記不純物を前記第1の深さとは異なる第2の深さで前記シリコン層に導入する工程と

を有し、

前記工程(b)において前記第1レーザ光は、前記工程(a-1)、(a-2)のいずれにおいて導入された前記不純物に対しても照射される、請求項11記載の半導体装置の製造方法。

【請求項13】

前記工程 (b) において前記第 1 レーザ光は、前記不純物が導入された側と反対側から前記シリコンに照射される、請求項 1 2 記載の半導体装置の製造方法。

【請求項 1 4】

前記工程 (a) と前記工程 (b) との間に実行される、

(c) 前記シリコン層の表面にシリサイド用の金属層を設ける工程を更に備え、

前記工程 (b) において前記第 1 レーザ光は、金属層に対しても照射される、請求項 1 3 記載の半導体装置の製造方法。

【請求項 1 5】

前記工程 (b) において前記第 1 レーザ光は、前記シリコン層に入射後、反射して再入射 10 する、請求項 1 1 記載の半導体装置の製造方法。

【請求項 1 6】

前記工程 (b) において、前記シリコン層は前記第 1 レーザ光を散乱させる保持台に載置される、請求項 1 1 記載の半導体装置の製造方法。

【請求項 1 7】

前記工程 (b) において、前記シリコン層は前記第 1 レーザ光を吸収させる保持台に載置される、請求項 1 1 記載の半導体装置の製造方法。

【請求項 1 8】

前記工程 (b) において、加熱用の第 2 レーザ光も前記シリコン層に照射される、請求項 1 1 記載の半導体装置の製造方法。 20

【請求項 1 9】

前記第 2 レーザ光は前記不純物層の前記シリコン層への導入と反対側から、前記第 1 レーザ光は前記不純物層の前記シリコン層への導入と同じ側から、それぞれ照射される、請求項 1 8 記載の半導体装置の製造方法。

【請求項 2 0】

前記工程 (a) , (b) は並列に実行される、請求項 1 1 記載の半導体装置の製造方法。

【請求項 2 1】

前記不純物の前記シリコン層への導入と、前記第 1 レーザ光の照射とは、前記シリコン層に対して相互に反対側から行われる、請求項 1 1 記載の半導体装置の製造方法。

【発明の詳細な説明】 30

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、半導体装置を製造する方法に関する。

【 0 0 0 2 】

【従来の技術】

半導体装置の集積度、動作速度を高め、消費電力を低下するためにはトランジスタの微細化が必要である。トランジスタを微細化するために、半導体製造技術の様々な面において微細化が進められている。

【 0 0 0 3 】

p n 接合の形成は半導体装置を製造する上で重要な技術の一つであり、p n 接合についても微細化が望まれる。p n 接合の微細化の一つの態様として、半導体の表面から浅い位置に p n 接合を形成することが望まれる。例えばプロセスルールとして 8 0 n m を採用する場合、その位置は例えば半導体の表面から 2 0 n m 程度になると考えられている。 40

【 0 0 0 4 】

p n 接合の形成は、半導体中に不純物を例えばイオン注入を用いて導入する不純物導入工程と、注入された不純物を活性化する活性化工程とに大別される。そして上述のような位置に p n 接合を形成するためには、イオン注入深さを数 n m から十数 n m 程度に制御できる低加速イオン注入技術と、イオン注入によって半導体に生じた格子欠陥の修復を注入原子の拡散を招来することなく行う活性化技術が強く求められている。当該活性化技術においてフォノン吸収を利用した技術は、例えば特許文献 1 及び非特許文献 1 に開示されてい 50

る。

【0005】

【特許文献1】

特開平10-214785号公報

【非特許文献1】

セツハラ (Y. Setshuhara) 他「コヒーレント・フォノン・エキサイテーション・アズ・ノンイクイリブリアム・ドーパント・アクティベーション・プロセス・フォア・ウルトラ・シャロー・ジャンクション・フォーメーション (Coherent Phonon Excitation as Nonequilibrium Dopant Activation Process for Ultra-Shallow Junction Formation)」, エクステンデッド・アブストラクト・オブ・インターナショナル・ワークショップ・オン・ジャンクション・テクノロジー2001 (Extended Abstract of International Workshop on Junction Technology 2001), ジャパン・ソサエティ・オブ・アプライド・フィジクス (Japan Society of Applied Physics), 第6-4-1頁乃至第6-4-4頁 10

【0006】

【発明が解決しようとする課題】

活性化工程ではランプ照射によるアニールやレーザ光による局所的な溶融が多く採用されて来たが、却って格子欠陥が発生したり、形状の変化を招来する等の問題点があった。そこで本発明は、フォノン吸収を利用し、格子欠陥の発生や形状の変化を伴わずに不純物の活性化を行う新たな技術を提供する。 20

【0007】

【課題を解決するための手段】

この発明にかかる半導体装置の製造方法は、(a)半導体に第1導電型を与える第1不純物を前記半導体に導入して第1不純物層を得る工程と、(b)前記第1不純物層下の前記半導体に対してコヒーレント光を照射する工程とを備える。そして前記コヒーレント光は前記半導体に多重フォノン格子吸収を生じさせる波長を有する。

【0008】

あるいは、(a)第1導電型のシリコン層の表面へ、前記第1導電型とは反対の第2導電型を与える不純物を前記シリコン層に導入して不純物層を形成する工程と、(b)前記シリコン層に対して波長16~17 μm の第1レーザ光を照射する工程とを備える。 30

【0009】

【発明の実施の形態】

A. 本発明を適用可能な半導体装置の例示。

本発明の実施の形態を詳細に説明する前に、本発明を適用可能な半導体装置の例として、MOSトランジスタについて説明する。以下ではP型シリコン基板にN型拡散層を形成することでpnジャンクションが掲載される場合を示している。N型シリコン基板若しくはN型拡散層にP型拡散層を形成する場合は導電型を入れ替えれば、以下の説明と同様に考えてよい。 40

【0010】

図1は当該MOSトランジスタの構造を示す断面図である。P型シリコン基板1の表面は、厚い酸化膜2で区分された活性領域に、ゲート酸化膜3、ゲート酸化膜3上のゲートポリシリコン4、ゲートポリシリコン4の両側面のサイドウォール9からなるゲート部が設けられる。ゲートポリシリコン4の表面にはメタルシリサイド10が設けられる。

【0011】

活性領域にはいずれも浅いN(若しくはN⁺)型層5及び深いN型層6からなるドレインN⁺部7、ソースN⁺部8も設けられる。ドレインN⁺部7、ソースN⁺部8の表面にもメタルシリサイド10が設けられる。浅い型層5のうち、深いN型層6から突出する部分はソース/ドレイン・エクステンションとして機能する。当該エクステンションは微細な 50

構造を有するトランジスタの性能を高めるために望ましい要素である。

【0012】

活性領域の表面にはこれを保護する絶縁膜11が設けられる。絶縁膜11上には、ゲートポリシリコン4やドレインN⁺部7、ソースN⁺部8の表面に形成されたメタルシリサイド10に対して電氣的に接続されるアルミ配線13が設けられる。絶縁膜11を介してメタルシリサイド10とアルミ配線13とを接続するタングステンプラグ12も設けられる。

【0013】

図1に示されたMOSトランジスタの製造手順を以下に示す。図2はゲート部のゲートポリシリコン4を形成する際の状態を示す断面図である。P型シリコン基板1を例えばトレ
ンチ分離を採用した酸化膜2で区分する。次いで酸化処理を行ってゲート酸化膜3を形成
する。更にポリシリコン膜とハードマスクとなるTEOS膜等（図示せず）を積層する。
写真製版によってTEOS膜をパターニングしてハードマスクを形成する。当該ハードマ
スクを用いた異方性エッチングにより、ポリシリコン膜からゲートポリシリコン4を形成
する。

【0014】

図3は浅いイオン注入を行う際の状態を示す断面図である。P型シリコン基板1の表面側
（酸化膜2が形成されている側）からN型不純物となる元素（例えばボロン）を用い、低
加速でのイオン注入14aを行う。これにより、浅いN型イオン注入層15がゲートポリ
シリコン4の両側でP型シリコン基板1の表面に形成される。この時、イオン注入層15
において注入された原子はランダムに配列され、またP型シリコン基板1の表面では格子
欠陥が形成される。イオン注入層15はN⁺層としての働きをしない（活性化されていな
い）状態にある。

【0015】

図4は浅いN型層5を形成する際の状態を示す断面図である。イオン注入14aを行った
ことによって発生した格子欠陥を除去し、また注入された原子を適正な位置へ再配列する
。これによりイオン注入層15は活性化され、浅いN型層5を形成する。この後、ゲート
ポリシリコン4の側面にサイドウォール9を形成する。

【0016】

図5は深いイオン注入を行う際の状態を示す断面図である。P型シリコン基板1の表面側
からN型不純物となる元素（例えばボロン）を用い、中程度の加速でのイオン注入14b
を行う。これにより、深いN型イオン注入層16がサイドウォール9の両側でP型シリコ
ン基板1の表面に形成される。

【0017】

図6は深いN型層6を形成する際の状態を示す断面図である。イオン注入14bを行った
ことによって発生した格子欠陥を除去し、また注入された原子を適正な位置へ再配列する
。これによりイオン注入層16は活性化され、深いN型層6を形成する。図6にはシリサ
イド用の金属層17、例えばコバルトをウェハ全面に堆積させた状態も示されている。

【0018】

次にアニールを行う。これにより、シリコンが露出しているゲートポリシリコン4の上部
、ドレインN⁺部7の上部、ソースN⁺部8の上部に設けられていた金属層17はシリコ
ンと合金反応を起こし、シリサイド10が形成される。この後、未反応のメタルはウェッ
トエッチングで除去される（図7）。こののち、絶縁膜11、タングステンプラグ12、
アルミ配線13が形成され、図1に示されたトランジスタが得られる。

【0019】

さて、イオン注入14a、14bに起因する、格子欠陥の発生及び不純物原子のランダム
な配置、及びこれらの再結晶化について説明する。シリコン、例えば単結晶シリコンに不
純物原子をイオン注入すると、シリコン結晶性が一部壊れて非晶質化する。一方、注入原
子もシリコン結晶中に不規則に存在する。

【0020】

図8にシリコンウェハの表面18付近の結晶構造を模式的に示す。シリコン原子19は原子間結合20によって規則的に並んでいる。図9にイオン注入を行っている際の表面18の付近での結晶構造を示す。飛跡23で示されるように外部から注入された原子22は、シリコン原子19に衝突し、散乱すると共にシリコン原子19を格子位置から弾き出す。散乱した原子22と格子から弾き出されたシリコン原子19とは、他のシリコン原子19に衝突し、同様な散乱とシリコン原子19の弾き飛ばしを行う。注入された原子22の速度と弾き出されたシリコン原子19の速度が小さくなり静止する迄この現象が続く。

【0021】

図10にイオン注入を行った後の表面18の付近での結晶構造を示す。イオン注入の結果、表面18の付近では原子間結合はほとんどばらばらにされ、格子欠陥24が発生している。10
図中、結合が全く切れたシリコン原子はハッチングを施して示している。結合が切れたシリコン原子21と注入された原子22とが表面18の付近にランダムに存在し、非晶質状態を呈している。このように結合の切れた状態では、キャリアの移動度に支障をきたし、半導体装置において果たされるべき機能が得られない。よってシリコン原子19と注入された原子22を規則的に再配列し、原子間結合を形成する必要がある。再配列は、従来であれば、レーザ光の照射やランプアニールによる熱処理を行っていた。

【0022】

B. 熱処理による活性化工程.

下記に述べる本発明の実施の形態の効果を容易に理解するため、レーザ光の照射やランプアニールによる熱処理を行った場合における、格子欠陥の除去及び注入された原子の再配20
列について説明する。

【0023】

図11はイオン注入直後のシリコンウェハの表面18の付近での結晶構造を示す。イオン注入の結果、表面18の付近では原子間結合20は壊され、各所に格子欠陥24が形成されている。具体的には結合の切れた、シリコン原子21及び注入された原子22が、非晶質状態を呈している。

【0024】

図12は数百nmから1 μ m程度の短波長レーザ光、例えばエキシマレーザビーム28を照射する際の、表面18の付近の結晶構造を示す。表面18でエキシマレーザビーム28が照射された部分は、エキシマレーザビーム28の熱エネルギーによって温度が上昇し、30
熔融部分26が発生する。熔融状態ではシリコン原子19も注入原子22も自由に動き回れる状態にある。

【0025】

エキシマレーザビーム28を矢印の方向29に移動すると、エキシマレーザビーム28が通り過ぎた部分は、熱が供給されなくなり、急激に凝固する。この凝固の際、液相エピタキシーが生じる。具体的には、自由に動き回っていたシリコン原子19や注入原子22が、熔融していないシリコン結晶の格子上に再配列され、お互いに原子間結合が形成された再結晶状態27が得られる。

【0026】

図13はエキシマレーザビーム28が照射された後の表面18の付近の結晶構造を示す。40
液相エピタキシーが生じたことにより、表面18の付近ではほぼ規則格子上に原子配列が位置して結晶状態を呈している。しかし、エキシマレーザビーム28によって引き起こされた局所的な急加熱・急冷却により、格子点での原子が抜けた状態24aや、格子間に原子が存在する状態24b、格子配列が途中から変わってしまった状態24cなどの格子欠陥24が各所に存在する。かかる格子欠陥24は、半導体中の電子、空孔の移動に影響を与え、半導体装置の電気特性に悪影響を及ぼす。

【0027】

かかる格子欠陥24を除去するためには後熱処理が必要であり、この後熱処理で注入原子22がシリコンウェハ中を拡散することになり、浅いN型層5や深いN型層6の厚さを増大させる。

【0028】

図14はMOSトランジスタの製造途中において、低加速でのイオン注入14aが行われた後の構造を示す断面図である。浅いN型イオン注入層15がゲートポリシリコン4の両側でP型シリコン基板1の表面に形成されている。

【0029】

図15は図14に示された構造に対してエキシマレーザビーム28を照射する際の状態を示す断面図である。エキシマレーザビーム28は矢印の方向29に移動する。エキシマレーザビーム28が照射されている位置では、浅いN型イオン注入層15において熔融部分26が生じ、エキシマレーザビーム28が通り過ぎた位置には再結晶状態27が得られる。

10

【0030】

図16はエキシマレーザビーム28が照射された後の構造を示す断面図である。図15で示される方向29にエキシマレーザビーム28が移動することにより、P型シリコン基板1を含むシリコンウェハ表面の全面が走査される。これにより、浅いN型イオン注入層15は熔融・凝固して活性化するが、ゲートポリシリコン4の表面上も熔融・凝固してしまう。この結果、ゲートポリシリコン4の表面には、角部30が丸くなる等の変形が生じる。この変形を防止するにはゲートポリシリコン4の表面に、例えばTEOS膜(図示せず)を用いたハードマスクを堆積することができるが、別途の工程が必要となる。

【0031】

活性化工程において、アニール用のランプ、例えばハロゲンランプやキセノンランプから得られる紫外光や可視光、あるいはグラファイトヒーターから得られる遠赤外線をシリコンウェハ表面に照射してもよい。これらの光によって急速にウェハを加熱し、シリコン原子の熱振動を誘起し、再結晶を起こして注入原子を活性化できる。

20

【0032】

図17はランプアニールを行う際の、シリコンウェハの表面付近の結晶構造を示す。イオン注入の影響を受けなかったシリコン原子19は、お互いに4個の原子間結合20によって結合されている。一方、注入された原子22と、注入された原子22により弾き飛ばされたシリコン原子19とは、それぞれ矢印32、33で示されるように移動する。これらは4個の原子間結合20を全て有するわけではなく、結合が切れた状態で存在し、加熱されることによってそれぞれ個別に振動する。

30

【0033】

この原子振動は方向性を有せず、全方向に均等に振動し、温度が高いほど振動は大きくなる。この原子振動が大きくなると固相エピタキシーが生じる。具体的には、結合が切れて格子位置になかった原子19、22が移動し、これらは格子位置に収まって原子間結合も生じる。

【0034】

この際、注入された原子22は熱拡散によって原子22の少ない方向に移動する傾向がある。シリコンウェハの表面からイオン注入された場合、当該表面の極く近傍を除いて、当該表面から遠い方が注入された原子22の濃度が低く、従って注入された原子22は当該表面から離れる方向に移動する傾向がある。

40

【0035】

図18はランプアニールにより注入された原子22が活性化された結晶構造を示す。ランプアニールが終了し、冷却されると原子振動は小さくなり、ほぼ格子点に原子19、22が配列した再結晶状態になる。

【0036】

図19はランプアニール後の注入原子の分布を示す。ランプアニールの場合、固相エピタキシーを起こさせるためにウェハ全体を高温に加熱することが望ましく、加熱時間もレーザ光の照射に比べて長時間になりがちである。その結果、表面18から注入された原子22は、熱処理前の位置22aから、熱処理後の位置22bへと移動する。不純物を含むシリコン層の厚さは、ランプ照射前の厚さ35からランプ照射後の厚さ36へと増大する

50

。M O S トランジスタに則して言えば、浅いN型層5（図1参照）を得るために、浅いN型イオン注入層15（図3）を形成しても、注入された原子22の熱拡散を引き起こすに十分な温度に長時間保持されるので、浅いN型層5の厚さが不必要に増大する。

【 0 0 3 7 】

図20はM O S トランジスタの製造途中において低加速でのイオン注入14aが行われた後の構造を示す断面図である。また図21は図20に示された構造に対してランプアニールを行っている際の状態を示す断面図である。ランプによって供給された熱37により、非晶質化した部分が結晶部分の表面から順次再結晶化してゆく。これにより、イオンが注入された部分39よりも深い位置にイオンが拡散された部分38が形成される。

【 0 0 3 8 】

図22はランプアニールが行われた後の構造を示す断面図である。ランプアニールにより活性化した不純物層の深さ36は注入された原子の拡散により、イオン注入時の深さ35に比べ大きくなっている。また、横方向にも同様の拡散によりチャンネル長41がイオン注入時の長さ40に比べ短くなる。このようなサイズの変動は、トランジスタが微細化するほど、トランジスタの動作に大きな影響を与える。

【 0 0 3 9 】

C. 実施の形態1.

本実施の形態では、不純物導入工程と活性化工程とを備える半導体装置の製造方法が例示される。この活性化工程では、不純物導入工程によって不純物が導入された半導体に対してコヒーレント光を照射する。このコヒーレント光の波長は、当該半導体に多重フォノン格子吸収を生じさせる波長を有する。不純物の導入時に生じる半導体の格子欠陥は、多重フォノン格子吸収によって低減することができる。

【 0 0 4 0 】

この半導体は赤外不活性であるものの、多重フォノン格子吸収によって赤外光を吸収する。よってコヒーレント光として赤外光が採用される。このような、赤外光において多重フォノン格子吸収が観察される半導体は、その結晶が無極性である。例えばこの半導体が結晶構造を採る場合には共有結合を呈し、例えばダイヤモンド型構造を呈する。この場合、多重フォノン格子吸収として、光学フォノンと音響フォノンの2フォノン吸収が観察される。2フォノン吸収に寄与する光学フォノン及び音響フォノンのいずれもが横波振動モードを呈する半導体として、シリコンやゲルマニウムが挙げられる。

【 0 0 4 1 】

図23はシリコンに照射される光の波数と吸収係数との関係を示すグラフである。多重フォノン格子吸収に相当するピークが複数示されており、記号T O, L O, T A, L Aはそれぞれ横型振動モードの光学フォノン、縦型振動モードの光学フォノン、横型振動モードの音響フォノン、縦型振動モードの音響フォノンを示している。図示されたピークの中で際だって吸収係数の高いものは、いずれも横型振動モードの光学フォノンと音響フォノンの2フォノン吸収に対応しており、波数55～63 mm^{-1} において吸収係数が顕著に高められている。この波数は波長16～17 μm に相当する。

【 0 0 4 2 】

このようにシリコンについては波長16～17 μm の光を非常に吸収しやすく、かつフォノン格子吸収が発生する。以下、このようなフォノン格子吸収を用いた活性化工程を説明する。

【 0 0 4 3 】

図24に本実施の形態にかかる半導体装置の製造方法を示す。不純物導入工程が行われたシリコン表面付近では、イオン注入によりシリコン結晶の結合が切れる。そして不純物層として、切れた結合34を有するシリコン原子21と、注入された原子22とが混在する非晶質状態が得られている。不純物層の下方（非晶質状態を呈している位置に対して、イオン注入された側とは反対側）にはシリコン原子19が格子状に整列している。

【 0 0 4 4 】

不純物層下のシリコンに対して上述のように16～17 μm の波長を有するコヒーレント

10

20

30

40

50

光、例えば数フェムト秒から数ナノ秒程度の短パルスレーザビーム42を照射すると、多重フォノン格子吸収が生じる。つまりコヒーレント光に格子が共鳴して振動し、局部的に大きな格子振動を生じる。なお、大きな格子振動が生じる箇所の結合31aは、それ以外の結合31bと同様に模式的にバネによって表されているが、そのバネの大きさは結合31bのそれよりも大きく描かれている。

【0045】

このようにして大きな格子振動が生じると、その付近にある切れた結合34を有するシリコン原子21や注入された原子22が、振動しつつ格子状に整列した下方のシリコン原子19と結合する。これにより、シリコン原子19の再配列（固相エピタキシー）が生じる。

10

【0046】

レーザビーム42の強度が十分高く、照射パルス時間若しくはパルス数が適度に長い場合には、シリコン原子19の間の結合を起こし、非晶質状態の部分を結晶化する。レーザビーム42により供給されたエネルギーが周辺に拡散する前に、その照射部での固相エピタキシーが完了するため、結晶化はレーザビーム42が照射されている局部のみで生じ、照射されていない部分では生じない。このため、照射面積を絞ったレーザビーム42をウェハ表面に走査すると、レーザビーム42が照射された部分のみが局部的に結晶化していく。

【0047】

このようにして、本実施の形態によれば、従来のランブアニールに比べて余分な吸熱が生じない。また従来の短波長レーザビーム照射を用いた溶融・凝固方式に比べて、局部的な溶融・凝固といった相変態を伴わず、よって整合した格子中の欠陥は著しく改善される。この結果、注入された原子22の熱拡散が阻止され、注入された原子22の深さ方向や幅方向の分布は、注入後と結晶化後とはほとんど変わらない。

20

【0048】

次に、上記活性化工程によってpn接合を形成する方法を説明する。即ち、予め不純物が導入されてP型又はN型の導電型が与えられた半導体層に対して、不純物導入工程においてそれぞれn型又はp型の導電型を与える不純物を当該半導体に導入し、その後、フォノン格子吸収を用いた活性化工程を施す場合を説明する。図25乃至図27は、MOSトランジスタのドレイン部、ソース部を形成する工程を順に示す断面図である。

30

【0049】

図25はMOSトランジスタの製造途中において低加速でのイオン注入14aが行われた後の構造を示す断面図である。また図26は図21に示された構造に対して、上述の波長を有するレーザビーム42を照射する際の状態を示す断面図である。レーザビーム42は方向29に沿って移動する。レーザビーム42が照射されている位置43では原子間の結合が生じて原子が格子状に整列し、イオンが注入された部分39であってレーザビーム42が照射された後の部分61は活性化され、また再結晶化されている。そして上述のように、注入された原子22の深さ方向や幅方向の分布は、注入後と結晶化後とはほとんど変わらないので、ソース/ドレイン・エクステンションのサイズの変動は小さく、所望の位置にpn接合を形成しやすい。よって本実施の形態はトランジスタの微細化に大きく寄与することになる。

40

【0050】

なお、レーザビーム42が照射されることで原子が格子状に整列する効果は、部分39のみならず、照射された位置43近傍でのP型シリコン基板1においても得ることができる。

【0051】

固相エピタキシャル成長の種は、ランブアニールでは、非晶質状態の部分の下方において格子状に配列した原子である。これに対して本実施の形態のように多重フォノン格子吸収を生じさせるコヒーレント光を照射する場合には、非晶質状態の部分の下方において配列した原子に加えて、レーザ照射によって既に再結晶した部分38もが、固相エピタキシャ

50

ル成長の種となる。よって格子振動エネルギーを小さくして、注入された原子 2 2 の熱拡散を更に小さくすることも可能である。

【 0 0 5 2 】

また、レーザビーム 4 2 の強度を下げたり、走査速度を大きくすることにより、一度に結晶化を起こさず、複数回の走査により順次に結晶化を起こさせることにより、余分な格子振動エネルギーを少なくすることができる。これによっても、注入された原子 2 2 の熱拡散を更に小さくすることが可能である。

【 0 0 5 3 】

勿論、本発明の実施に当たり、例えば 4 0 0 ℃程度という、熱拡散がほとんど無視できる温度にシリコンウェハを加熱してもよい。格子振動の増大化とレーザビーム 4 2 の吸収係数を高めることができ、レーザビームパワーの削減を図りつつ上述の効果を得ることができる。

【 0 0 5 4 】

以上のようにして本実施の形態によれば、イオン注入した注入原子の熱拡散を阻止でき、注入原子の深さ方向や横方向の分布をほとんど変えることなく注入原子を活性化することができる。この結果、イオン注入深さと同等の分布プロファイルを有する浅いジャンクションを有する半導体装置を得ることができる。更に、シリコン表面を急速溶融・凝固することなく活性化できるため、急激な局部凝固に伴う結晶格子中の欠陥の生成が抑えられると共にゲートポリシリコン表面の溶融によって生じる形状の変化を防止できる。

【 0 0 5 5 】

なお、シリコンにフォノン格子吸収を生じさせる波長を有するレーザビームを照射することにより、p n 接合の形成だけでなく、結晶シリコンとシリコン酸化膜との界面、あるいは金属とシリコンとの界面での結合不良や格子不整合の修復を行うこともできる。

【 0 0 5 6 】

D. 実施の形態 2 .

図 2 8 は本実施の形態における半導体装置の製造方法を示す断面図である。ゲートポリシリコン 4 が形成され、低加速でのイオン注入 1 4 a が施され、サイドウォール 9 が形成され、そして中程度の加速でのイオン注入 1 4 b が施されることにより、浅い N 型イオン注入層 1 5 及び深い N 型イオン注入層 1 6 が形成されている。本実施の形態では浅い N 型イオン注入層 1 5 及び深い N 型イオン注入層 1 6 の双方の活性化をレーザビーム 4 2 を照射することにより実行する。つまりまず不純物を第 1 の深さでシリコン層に導入し、更に第 1 の深さとは異なる第 2 の深さでもシリコン層に導入し、その後いずれの深さにおいて導入された不純物に対してもレーザビーム 4 2 を照射するのである。既に照射された位置では、浅い N 型層 5 及び深い N 型層 6 が得られている。

【 0 0 5 7 】

従来のエキシマレーザビーム 2 8 (図 1 5 参照) の照射を用いた活性化工程では、シリコン酸化膜での吸収が大きく、浅いイオン注入層 1 5 を活性化するためにはサイドウォール 9 を形成する前に行う必要があった。一方、従来のランプ照射を用いた活性化工程ではウェハ全体を加熱する必要があり、固相エピタキシャルによって深いイオン注入層 1 6 を活性化するならば、注入された原子の熱拡散を避けることが難しかった。

【 0 0 5 8 】

しかしフォノン格子吸収を生じさせるレーザビーム 4 2 は、エキシマレーザビーム 2 8 と異なり、シリコン酸化膜やシリコン内部への透過率が大きく、シリコンウェハ内部全体で吸収され格子振動と共鳴する。よってシリコンウェハの中での位置に依らず、上述の効果を得つつ p n 接合を形成し、半導体装置を製造することができる。

【 0 0 5 9 】

本実施の形態によれば、二つの不純物導入工程で半導体に導入された原子の活性化を併せて行うことができ、工程の簡略化に役立つ。これはまた、一旦活性化した浅い N 型層 5 に存在する不純物原子が、深いイオン注入層 1 6 の活性化の際に、拡散することを防止する点で望ましい。

【 0 0 6 0 】

E. 実施の形態 3.

図 29 は、本実施の形態における半導体装置の製造方法を示す断面図である。図 1 に示された構造とほぼ同一であるが、浅い N 型層 5 及び深い N 型層 6 の代わりに浅い N 型イオン注入層 15、深い N 型イオン注入層 16 が設けられている点で相違する。即ち、図 29 に示された構造では浅い N 型イオン注入層 15、深い N 型イオン注入層 16 に対する活性化処理が未だ施されないまま、サイドウォール 9、メタルシリサイド 10、絶縁膜 11、タングステンプラグ 12、アルミ配線 13 が形成されている。

【 0 0 6 1 】

図 29 においては P 型シリコン基板 1 のうち、イオン注入が行われた面と反対側の面である裏面（これはゲートポリシリコン 4 が設けられた面と反対側の面でもある）が上方となる図示が行われている。

【 0 0 6 2 】

上述のように、フォノン格子吸収を生じさせるレーザビーム 42 はシリコンウェハ内部全体で吸収され格子振動と共鳴する。よって当該レーザビーム 42 の P 型シリコン基板 1 シリコンへの照射は、その裏面から行うことができる。そして浅い N 型注入層 15、深いイオン注入層 16 においてもレーザビーム 42 による原子の最配列が起きる。レーザビーム 42 が方向 29 に沿って移動することにより、照射された後の部分 61 において浅い N 型注入層 15、深いイオン注入層 16 は活性化され、また再結晶化される。

【 0 0 6 3 】

よって本実施の形態においても実施の形態 2 と同様に、工程の簡略化に役立ち、浅い N 型層 5 に存在する不純物原子が拡散することを防止する点で望ましい。

【 0 0 6 4 】

図 30 は本実施の形態の変形を示す断面図である。図 6 に示された構造とほぼ同一であるが、浅い N 型層 5 及び深い N 型層 6 の代わりに浅い N 型イオン注入層 15、深い N 型イオン注入層 16 が設けられている点で相違する。即ち、図 29 に示された構造では浅い N 型イオン注入層 15、深い N 型イオン注入層 16 に対する活性化処理が未だ施されないまま、サイドウォール 9、シリサイド用の金属層 17 が設けられている。

【 0 0 6 5 】

このような構造に対して P 型シリコン基板 1 の裏面からレーザビーム 42 を照射すると、浅い N 型イオン注入層 15、深い N 型イオン注入層 16 に対して活性化、再結晶化を併せて実行できるのみならず、金属層 17 と浅い N 型イオン注入層 15 との間でのシリサイド反応をも併せて行うことができる。これはトランジスタの製造工程の簡略化に寄与する。

【 0 0 6 6 】

F. 実施の形態 4.

実施の形態 2 及び実施の形態 3 で説明されたとおり、フォノン格子吸収を生じさせる光は、シリコン内部への透過率が大きい。例えば波長が約 16.3 μm の光は、約 500 μm の厚さのシリコンウェハで入射光の約 30% 程度が透過する。図 31 はレーザビーム 42 が P 型シリコン基板 1 を透過する様子を示す断面図であり、図 26 に対応している。

【 0 0 6 7 】

そこで本実施の形態では、シリコンウェハを透過したレーザ光を例えば反射させて再度シリコンウェハに入射することで、照射したレーザ光を有効に利用する。レーザ光を再度シリコンウェハに入射させるためには、反射でなく屈折を採用してもよい。再度シリコンウェハに入射するレーザ光は、最初に入射したレーザ光と干渉し合って強め合うことができる。

【 0 0 6 8 】

図 32 は本実施の形態における半導体装置の製造方法を示す断面図である。イオンが注入された部分 39 は、例えば浅い N 型イオン注入層 15 に対応する。P 型シリコン基板 1 の部分 39 側にはレーザビームを反射する反射鏡 44 が配置されている。P 型シリコン基板 1 の裏面側から入射した、フォノン格子吸収を生じさせるレーザビーム 42 a は P 型シリ

10

20

30

40

50

コン基板 1 にフォノン格子吸収を生じさせつつ一部が透過する。この透過光は反射鏡 4 4 で反射され、部分 3 9 の側から P 型シリコン基板 1 へと再入射するレーザビーム 4 2 b となる。これにより、部分 3 9 近傍ではレーザビーム 4 2 a, 4 2 b が干渉する。

【 0 0 6 9 】

反射鏡 4 4 を適切に配置することにより、レーザビーム 4 2 a, 4 2 b による干渉を、相互に強め合う干渉とすることができ、部分 3 9 での活性化、再結晶化を効率良く行うことができる。例えばレーザビーム 4 2 a のパワーの 9 0 % 以上を無駄なく利用できる。勿論、部分 3 9 近傍で、レーザビーム 4 2 a, 4 2 b が相互に強め合う干渉を生じるならば、レーザビーム 4 2 a は P 型シリコン基板 1 の部分 3 9 側から入射し、反射鏡 4 4 を P 型シリコン基板 1 の裏面側に配置してもよい。

10

【 0 0 7 0 】

図 3 3 は本実施の形態の変形を示す断面図である。レーザビーム 4 2 a は P 型シリコン基板 1 の部分 3 9 側から入射し、反射鏡 4 4 を P 型シリコン基板 1 の裏面側に配置しており、更にレーザビーム 4 2 b を反射するハーフミラー 4 5 が部分 3 9 側に設けられている。

【 0 0 7 1 】

ハーフミラー 4 5 はレーザ光を透過する透明基板 4 5 a と、レーザ光を反射する反射膜 4 5 b とが形成されている。反射膜 4 5 b の方が透明基板 4 5 a よりも P 型シリコン基板 1 に近く配置されている。よってレーザビーム 4 2 a は透明基板 4 5 a、反射膜 4 5 b を透過して P 型シリコン基板 1 に照射される。レーザビーム 4 2 a は上述のように P 型シリコン基板 1 にフォノン格子吸収を生じさせ、反射鏡 4 4 で反射され、P 型シリコン基板 1 へと再入射するレーザビーム 4 2 b が得られる。本変形では更に、レーザビーム 4 2 が反射膜 4 5 b によって反射されてレーザビーム 4 2 c が得られ、これが部分 3 9 側から P 型シリコン基板 1 へと再入射する。レーザビーム 4 2 c はレーザビーム 4 2 a と同様に機能する。

20

【 0 0 7 2 】

レーザビーム 4 2 a, 4 2 b, 4 2 c が P 型シリコン基板 1 シリコンウェハ内で干渉して減衰しないように、反射鏡 4 4 とハーフミラー 4 5 とを配置することができる。これにより、レーザビーム 4 2 a のパワーのほぼ 1 0 0 % を利用できる。

【 0 0 7 3 】

本実施の形態では、シリコンウェハの厚みが薄く、これに照射するレーザ光の透過率が高い場合でも、透過光を再利用できる。この結果、照射したレーザ光のパワーの大部分を有効に利用でき、過大なパワーがレーザ光に必要でなくなる。従って、レーザ光を照射する装置を製造するコストや、ランニングコストを削減できる。

30

【 0 0 7 4 】

G. 実施の形態 5.

実施の形態 4 において、もしも反射鏡 4 4 の配置がずれてしまえば、レーザビーム 4 2 a, 4 2 b が P 型シリコン基板 1 内で干渉して減衰する場合も考えられる。そこでシリコンウェハの保持台が、P 型シリコン基板 1 を透過したレーザビーム 4 2 a を散乱させれば、レーザビーム 4 2 b の P 型シリコン基板 1 への再入射を回避することができる。あるいはシリコンウェハの保持台がレーザビームを反射せず吸収してもよい。

40

【 0 0 7 5 】

図 3 4 は本実施の形態における半導体装置の製造方法の第 1 の例を示す断面図である。イオンが注入された部分 3 9 を有する P 型シリコン基板 1 が保持台 4 6 上に載置されている。ここでは P 型シリコン基板 1 の裏面が保持台 4 6 と接触している場合が例示されているが、ゲートポリシリコン 4 側を保持台 4 6 に載置してもよい。

【 0 0 7 6 】

P 型シリコン基板 1 に対して、保持台 4 6 と反対側からレーザビーム 4 2 a が照射される。レーザビーム 4 2 a は P 型シリコン基板 1 にフォノン格子吸収を生じさせ、透過したレーザビーム 4 2 a は保持台 4 6 に至る。保持台 4 6 は、少なくとも P 型シリコン基板 1 を載置する側の面がレーザ光を散乱する性質を有している。よってレーザビーム 4 2 a が保

50

持台 4 6 で反射して得られるレーザビーム 4 2 b は散乱し、これが P 型シリコン基板 1 でレーザビーム 4 2 a と干渉する可能性は低い。よってレーザビーム 4 2 a, 4 2 b が相互に干渉し合っ て減衰させる可能性を低くすることができる。

【 0 0 7 7 】

図 3 5 は本実施の形態における半導体装置の製造方法の第 2 の例を示す断面図である。図 3 4 に示された保持台 4 6 に替えて、図 3 5 においては保持台 4 7 が採用されている。ここでは P 型シリコン基板 1 の裏面が保持台 4 7 と接触している場合が例示されているが、ゲートポリシリコン 4 側を保持台 4 7 に載置してもよい。

【 0 0 7 8 】

保持台 4 7 はレーザビーム光を反射させずに吸収する材質で形成されている。保持台 4 7 10 の材料として例えばシリコンを使用することができる。保持台 4 7 はレーザビーム 4 2 a を反射せず、レーザビーム 4 2 b (図 3 2 乃至図 3 4 参照) を発生させないので、レーザビーム 4 2 a を干渉によって減衰させることがない。

【 0 0 7 9 】

以上のように、本実施の形態によれば、シリコンウェハの厚みが薄く、レーザ光がこれを透過しても、透過光が反射によってシリコンウェハに再入射してレーザ光と干渉することに起因する減衰を低減できる。よって活性化工程において必要となるレーザ光のパワーを予測でき、レーザ光を照射するパワーを容易に設定することができる。

【 0 0 8 0 】

H. 実施の形態 6 .

図 3 6 は本実施の形態における半導体装置の製造方法を示す断面図である。図 2 6 と同様に、イオンが注入された部分 3 9 を有する P 型シリコン基板 1 に対して、レーザービーム 4 2 が照射される。本実施の形態では更に、加熱用のレーザービーム 6 2 もレーザービーム 4 2 と共に P 型シリコン基板 1 に対して照射される。レーザービーム 4 2, 6 2 は P 型シリコン基板 1 のほぼ同じ位置を照射しつつ、方向 2 9 に沿って走査する。レーザービーム 4 2, 6 2 は例えばそれぞれレーザ光照射装置 7 1, 7 2 によって照射される。

【 0 0 8 1 】

加熱用のレーザービーム 6 2 が照射される位置では、溶融点以下の適当な温度に加熱され、原子の熱振動を引き起こす。よってレーザービーム 6 2 の照射により、部分 3 9 を含む P 型シリコン基板 1 の表面やゲートポリシリコン 4 の表面の、格子欠陥を除去し、非晶質状態 30 を結晶化し、注入されて格子位置以外に存在する原子を格子位置に配置する。

【 0 0 8 2 】

一方、シリコンにフォノン格子吸収を生じさせるレーザビーム 4 2 はシリコン内部で吸収され、シリコンの格子振動を引き起こす。レーザビーム 6 2 によって生じた熱振動は、レーザビーム 4 2 による原子の再配列を助長する。

【 0 0 8 3 】

本実施の形態では、レーザビーム 4 2 によるシリコンの格子振動も生じるので、加熱用のレーザビーム 6 2 による加熱時間を短くし、注入された原子の熱拡散を生じにくくすることができる。

【 0 0 8 4 】

図 3 7 に本実施の形態の変形を示す。加熱用のレーザービーム 6 2 はイオンが注入された部分 3 9 の側から、フォノン格子吸収を生じさせるレーザビーム 4 2 はその反対側から、それぞれ照射することができる。上述のようにレーザビーム 4 2 はシリコン内部への透過率が高いからである。

【 0 0 8 5 】

レーザビーム 4 2, 6 2 の照射は全く同時でなくても、お互いの照射効果が相互作用を及ぼす範囲で時間的にずれていても問題ない。また、レーザビーム 4 2, 6 2 の径も、お互いの照射効果が相互作用を及ぼす範囲であれば同一寸法でなくてもよい。

【 0 0 8 6 】

以上のように本実施の形態によれば、2 種類のレーザビームの異なる作用を利用すること 50

により、一方のみのレーザビーム照射に比べ、各々のレーザパワーを小さくでき、ひいてはレーザ光に必要なパワーを容易に設定することができる。

【 0 0 8 7 】

I. 実施の形態 7.

図 3 8 は本実施の形態における半導体装置の製造方法を示す断面図である。酸化膜 2、ゲート酸化膜 3、ゲートポリシリコン 4 が形成された P 型シリコン基板 1 に対して、フォノン格子吸収を生じさせるレーザビーム 4 2 と共に、N 型不純物となるイオンビーム 4 8 も照射しつつ、方向 2 9 に沿って走査する。レーザビーム 4 2 はレーザ光照射装置 7 1 によって照射され、イオンビーム 4 8 はイオン注入装置 7 3 によって照射される。

【 0 0 8 8 】

レーザビーム 4 2 の照射位置と、イオンビーム 4 8 の照射位置とを近接させることにより、イオン注入とほぼ同時に、注入されたイオンの活性化を行って、浅い N 型層 5 を形成することができる。つまり不純物導入工程と、活性化工程とを並列に実行することができ、工程を簡略にできる。また得られる浅い N 型層 5 の深さは、ほぼイオン注入時のイオンの分布とすることができ、ゲートポリシリコン 4 側から見て極めて浅い p n 接合を形成することができる。

【 0 0 8 9 】

図 3 9 は本実施の形態の変形を示す。イオンビーム 4 8 をゲートポリシリコン 4 側から、レーザビーム 4 2 はその反対側から、それぞれ照射することができる。上述のようにレーザビーム 4 2 はシリコン内部への透過率が高いからである。図 3 9 では深い N 型層 6 を形成する状態を示しているが、浅い N 型層 5 を形成する際にもレーザビーム 4 2 をイオンビーム 4 8 と反対側から照射してもよい。

【 0 0 9 0 】

レーザビーム 4 2 とイオンビーム 4 8 の照射は全く同時でなくても、お互いの照射効果が相互作用を及ぼす範囲で時間的にずれていても問題はない。また、両者の径も、お互いの照射効果が相互作用を及ぼす範囲であれば同一寸法でなくてもよい。

【 0 0 9 1 】

【 発明の効果 】

この発明にかかる半導体装置の製造方法によれば、第 1 不純物の導入時に生じる半導体の格子欠陥を、多重フォノン格子吸収によって低減することができる。

【 0 0 9 2 】

あるいはまた、シリコン層にフォノン格子振動を発生させるので、導入された不純物の熱拡散を招来することなく不純物層を活性化することができる。よってシリコン層の表面の極く近くに p n 接合を形成することができる。またシリコン層の表面を熔融することもないので、凝固に伴う格子欠陥を発生させない。しかも、更に導体としてポリシリコンが設けられていても、これを熔融させることもないので、その導体を変形させることもない。また波長 1 6 ~ 1 7 μ m の第 1 レーザ光はシリコンに対する透過率が大きいので、不純物層がシリコン層の表面から遠くにおいて形成されている場合も、不純物層を活性化することができる。

【 図面の簡単な説明 】

【 図 1 】 本発明を適用可能な MOS トランジスタの構造を示す断面図である。

【 図 2 】 MOS トランジスタの製造手順を示す断面図である。

【 図 3 】 MOS トランジスタの製造手順を示す断面図である。

【 図 4 】 MOS トランジスタの製造手順を示す断面図である。

【 図 5 】 MOS トランジスタの製造手順を示す断面図である。

【 図 6 】 MOS トランジスタの製造手順を示す断面図である。

【 図 7 】 MOS トランジスタの製造手順を示す断面図である。

【 図 8 】 シリコンウェハの表面付近の結晶構造を模式的に示す図である。

【 図 9 】 シリコンウェハの表面付近の結晶構造を模式的に示す図である。

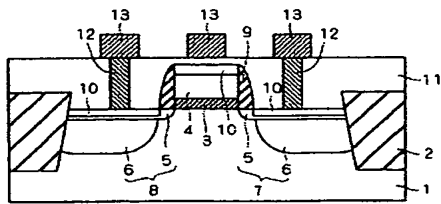
【 図 1 0 】 シリコンウェハの表面付近の結晶構造を示す図である。

- 【図 1 1】シリコンウェハの表面付近の結晶構造を示す図である。
- 【図 1 2】シリコンウェハの表面付近の結晶構造を示す図である。
- 【図 1 3】シリコンウェハの表面付近の結晶構造を示す図である。
- 【図 1 4】MOSトランジスタの製造途中の構造を示す断面図である。
- 【図 1 5】MOSトランジスタの製造途中の構造を示す断面図である。
- 【図 1 6】MOSトランジスタの製造途中の構造を示す断面図である。
- 【図 1 7】シリコンウェハの表面付近の結晶構造を示す図である。
- 【図 1 8】シリコンウェハの表面付近の結晶構造を示す図である。
- 【図 1 9】シリコンウェハの表面付近の結晶構造を示す図である。
- 【図 2 0】MOSトランジスタの製造途中の構造を示す断面図である。 10
- 【図 2 1】MOSトランジスタの製造途中の構造を示す断面図である。
- 【図 2 2】MOSトランジスタの製造途中の構造を示す断面図である。
- 【図 2 3】光の波数と吸収係数との関係を示すグラフである。
- 【図 2 4】本発明の実施の形態 1 にかかる半導体装置の製造方法を示す図である。
- 【図 2 5】MOSトランジスタの製造工程を示す断面図である。
- 【図 2 6】MOSトランジスタの製造工程を示す断面図である。
- 【図 2 7】MOSトランジスタの製造工程を示す断面図である。
- 【図 2 8】本発明の実施の形態 2 にかかる半導体装置の製造方法を示す断面図である。
- 【図 2 9】本発明の実施の形態 3 にかかる半導体装置の製造方法を示す断面図である。
- 【図 3 0】本発明の実施の形態 3 の変形にかかる半導体装置の製造方法を示す断面図であ 20
る。
- 【図 3 1】シリコンウェハにレーザビームが透過する様子を示す断面図である。
- 【図 3 2】本発明の実施の形態 4 にかかる半導体装置の製造方法を示す断面図である。
- 【図 3 3】本発明の実施の形態 4 の変形にかかる半導体装置の製造方法を示す断面図であ
る。
- 【図 3 4】本発明の実施の形態 5 における半導体装置の製造方法の第 1 の例を示す断面図
である。
- 【図 3 5】本発明の実施の形態 5 における半導体装置の製造方法の第 2 の例を示す断面図
である。
- 【図 3 6】本発明の実施の形態 6 における半導体装置の製造方法を示す断面図である。 30
- 【図 3 7】本発明の実施の形態 6 の変形における半導体装置の製造方法を示す断面図であ
る。
- 【図 3 8】本発明の実施の形態 7 における半導体装置の製造方法を示す断面図である。
- 【図 3 9】本発明の実施の形態 7 の変形における半導体装置の製造方法を示す断面図であ
る。

【符号の説明】

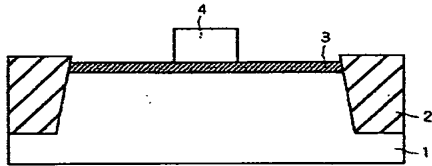
- 1 P型シリコン基板
- 5 浅いN型層
- 6 深いN型層
- 10 メタルシリサイド
- 19 シリコン原子
- 22 注入された原子
- 42, 62 レーザービーム
- 44 反射鏡
- 46 保持台
- 71, 72 レーザ光照射装置
- 73 イオン供給源

【 図 1 】

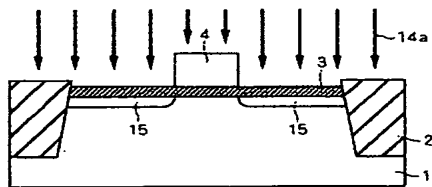


1: P型シリコン基板
5: 浅いN型層
6: 深いN型層
10: メタルシリサイド

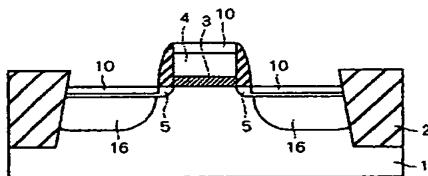
【 図 2 】



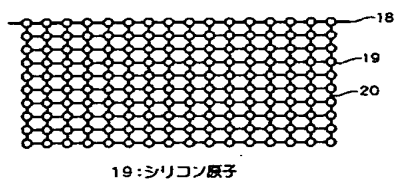
【 図 3 】



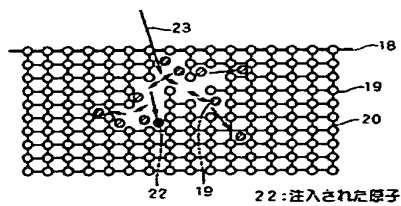
【 図 7 】



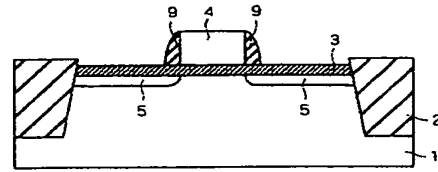
【 図 8 】



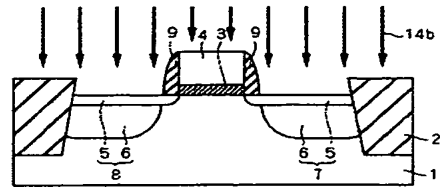
【 図 9 】



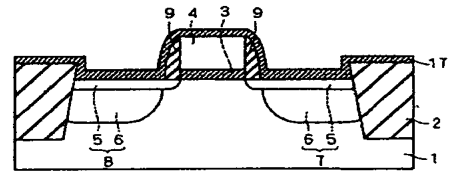
【 図 4 】



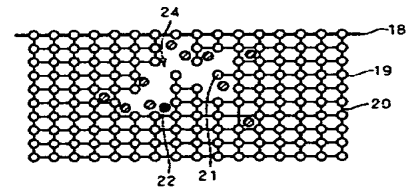
【 図 5 】



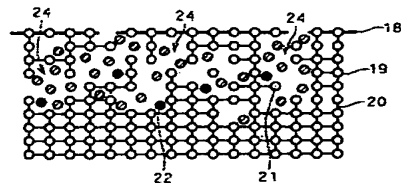
【 図 6 】



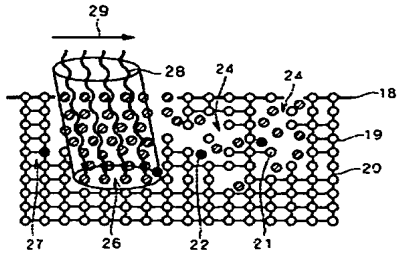
【 図 10 】



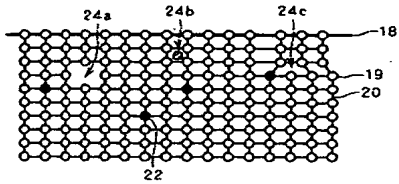
【 図 11 】



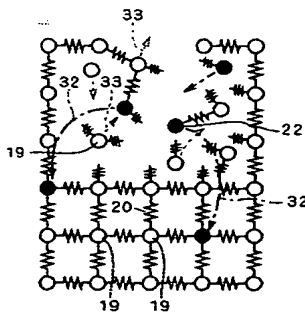
【 图 1 2 】



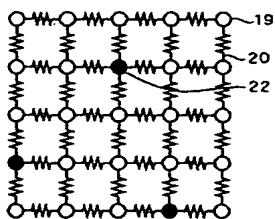
【 图 1 3 】



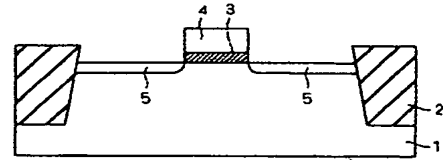
【 图 1 7 】



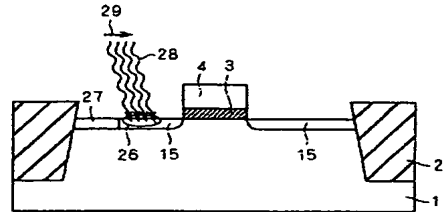
【 图 1 8 】



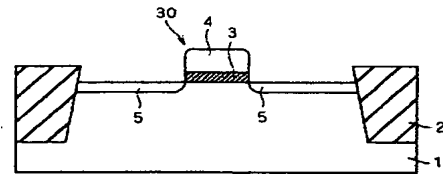
【 图 1 4 】



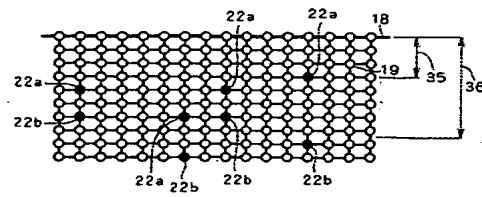
【 图 1 5 】



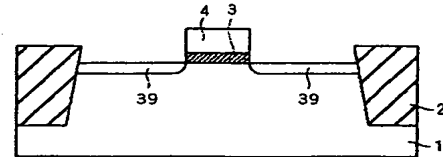
【 图 1 6 】



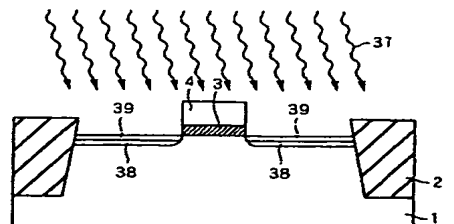
【 图 1 9 】



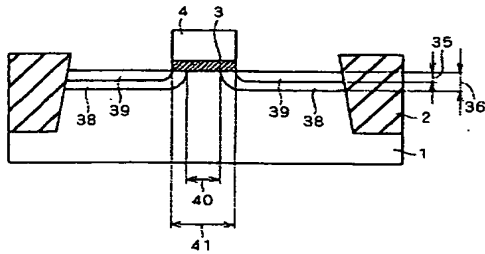
【 图 2 0 】



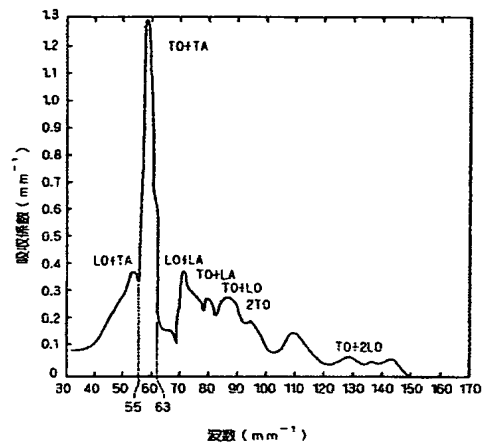
【 图 2 1 】



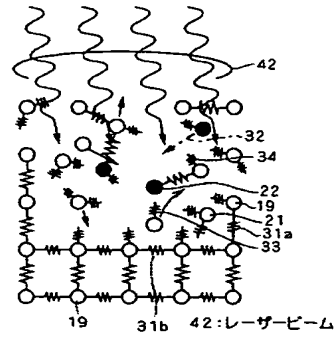
【 図 2 2 】



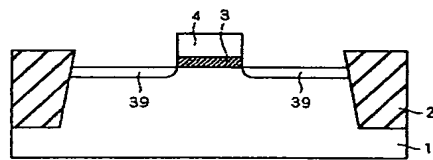
【 図 2 3 】



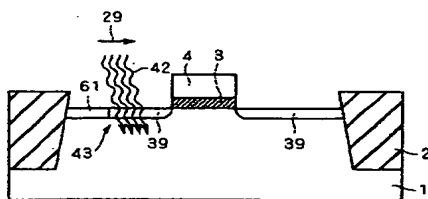
【 図 2 4 】



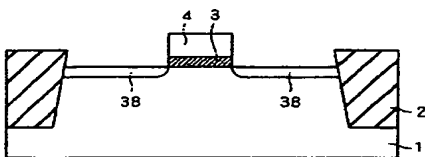
【 図 2 5 】



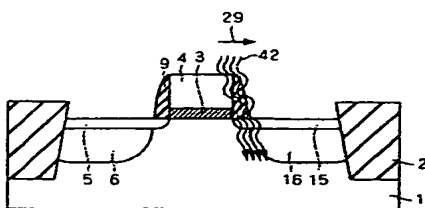
【 図 2 6 】



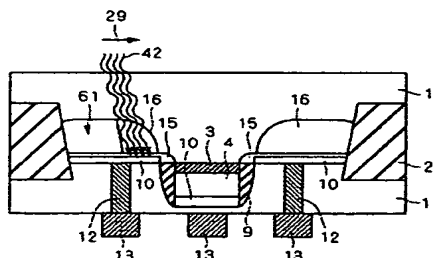
【 図 2 7 】



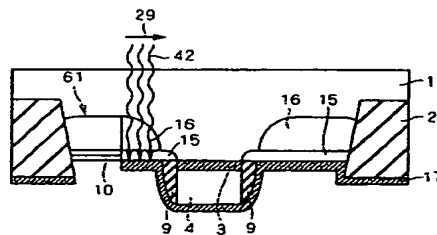
【 図 2 8 】



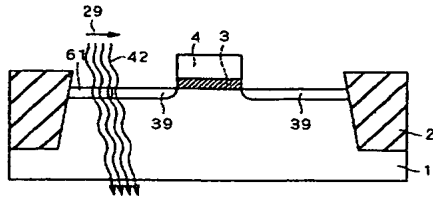
【 図 2 9 】



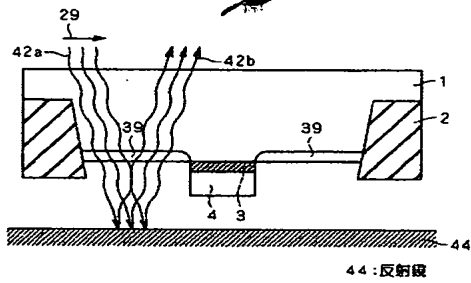
【 図 3 0 】



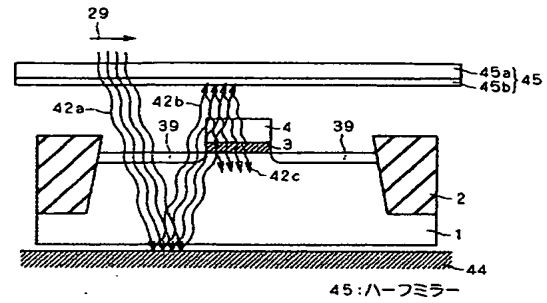
【 図 3 1 】



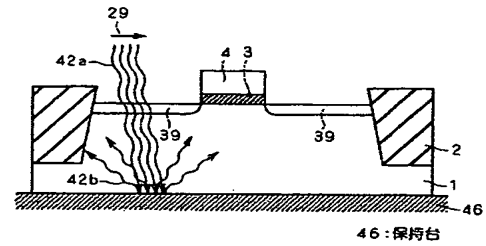
【 図 3 2 】



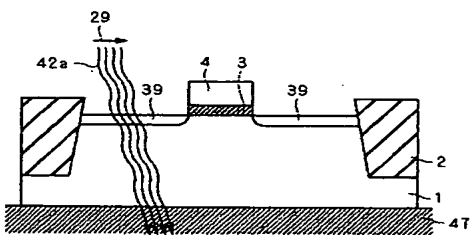
【 図 3 3 】



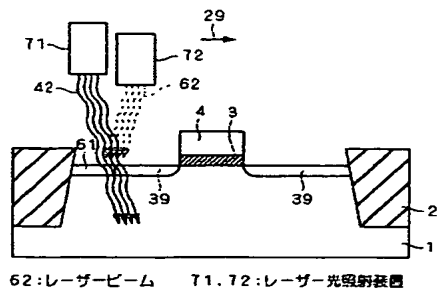
【 図 3 4 】



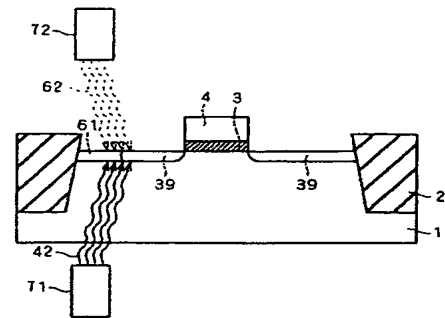
【 図 3 5 】



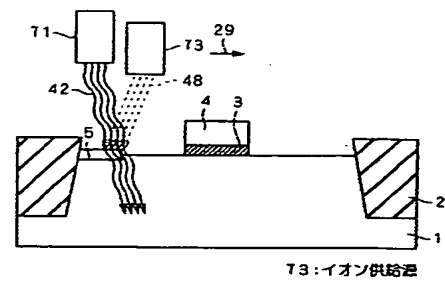
【 図 3 6 】



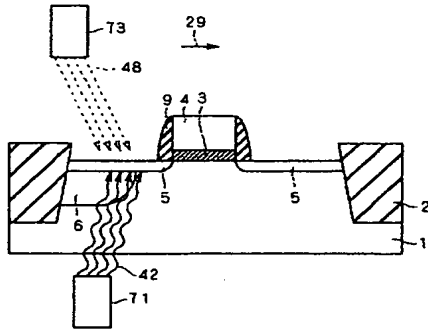
【 図 3 7 】



【 図 3 8 】



【 図 3 9 】



フロントページの続き

(51) Int. Cl.¹

F I

テーマコード (参考)

H 0 1 L 29/78 3 0 1 P

(72) 発明者 前川 繁登

東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内

(72) 発明者 一法師 隆志

東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内

(72) 発明者 太田 和伸

東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内

(72) 発明者 井上 靖朗

東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内

(72) 発明者 小原 雅信

大阪府枚方市津田山手二丁目 8 番 1 号 株式会社イオン工学研究所内

(72) 発明者 江浦 隆

大阪府枚方市津田山手二丁目 8 番 1 号 株式会社イオン工学研究所内

(72) 発明者 坪内 夏朗

兵庫県川西市清和台西 2 丁目 2 - 4 5

F ターム (参考) 4M104 BB01 BB02 BB20 CC01 DD26 DD84 DD91 FF14 FF21 GG09

HH20

5F052 AA02 AA13 AA24 BA01 BA14 BA18 BB07 JA01 KA01

5F140 AA13 AA39 BA01 BE07 BF04 BF11 BF18 BG08 BG20 BG34

BG37 BG45 BH14 BJ08 BJ11 BJ17 BJ27 BK02 BK13 BK19

BK20 BK21 BK34 BK39 CA03 CB04 CE18 CF00 CF04

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

